

Publication number: JP2048387

Publication date: 1990-02-19

Inventor: IWATA SHIGEMI

Applicant: MITSUBISHI ELECTRIC CORP

Classification:

- international: **B66B1/06; B66B1/00; B66B3/00; B66B5/00; B66B5/02;
B66B1/06; B66B1/00; B66B3/00; B66B5/00; B66B5/02;
(IPC1-7): B66B1/00; B66B3/00; B66B5/00**

- european:

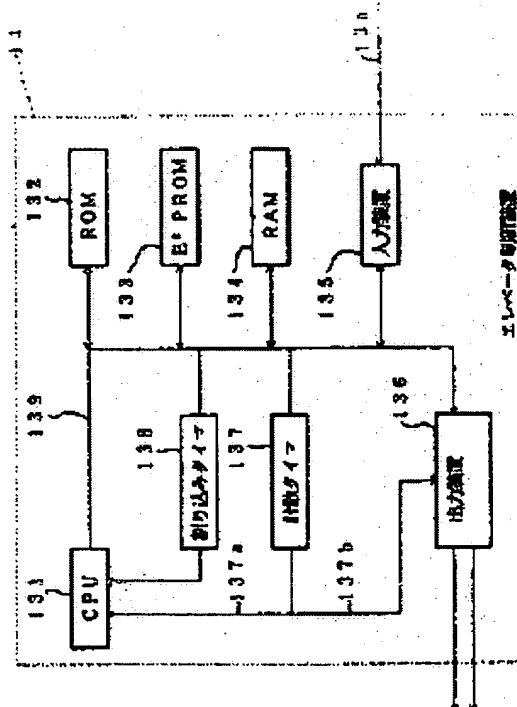
Application number: JP19880195208 19880804

Priority number(s): JP19880195208 19880804

Report a data error here

PURPOSE:To aim at the promotion of small capacity in a read-only memory by counting a program execution time of E<2>PROM, and when the counted value exceeds the setting value, installing a timer means stopping the program execution of the E<2>PROM.

CONSTITUTION:A counting timer 137 monitors the program execution time of an option program and a trouble diagnostic program inherent in a building, which belong to an E<2>PROM 133, and when this time exceeds the setting time of a timer 137, execution of the E<2>PROM 133 is stopped, and operation and control over an elevator are carried out by a control program of a read-only memory 132. Consequently, such a possibility that the operation and control of the elevator might be disabled by something wrong in a program of the E<2>PROM 133 is in no case incurred at all, thus such elevator control as safety and excellent in reliability is made possible. In addition, the storage of programs to the E<2>PROM 133 poor in the reliability is also made possible, so that this E<2>PROM 133 is effectively utilizable and, what is more, the promotion of small capacity in the read-only memory 133 is thus accelerated.



Data supplied from the **esp@cenet** database - Worldwide

Family list**3** family member for:**JP2048387**

Derived from 1 application.

[Back to JP204](#)**1 ELEVATOR CONTROLLER****Inventor:** IWATA SHIGEMI**Applicant:** MITSUBISHI ELECTRIC CORP**EC:****IPC:** *B66B1/06; B66B1/00; B66B3/00* (+10)**Publication info:** **JP2008733C C** - 1996-01-11**JP2048387 A** - 1990-02-19**JP7039320B B** - 1995-05-01

Data supplied from the **esp@cenet** database - Worldwide

⑫ 公開特許公報(A) 平2-48387

⑤Int. Cl.⁵B 66 B 5/00
1/00
3/00

識別記号

S

庁内整理番号

6758-3F

7828-3F

R

7828-3F

⑬公開 平成2年(1990)2月19日

審査請求 未請求 請求項の数 1 (全6頁)

⑭発明の名称 エレベータの制御装置

⑰特 願 昭63-195208

⑱出 願 昭63(1988)8月4日

⑲発 明 者 岩 田 茂 実 愛知県稲沢市菱町1番地 三菱電機メカトロニクスソフト
ウェア株式会社稲沢支所内

⑳出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

エレベータの制御装置

2. 特許請求の範囲

複数の階床をサービスするエレベータの運行・管理を制御するエレベータの制御装置において、全体を制御し与えられた仕事を実行する中央処理装置と、前記エレベータを乗場呼び・かご呼びに応じて走行・停止させるのに必要ないずれのエレベータにも適用できる標準的な運行・管理のための制御プログラム及び速度指令等のデータを格納する第1の記憶手段と、ビル固有のオプションプログラム及び故障診断プログラム等と格納し、中央処理装置からデータの書込み可能な第2の記憶手段と、前記第2の記憶手段の中央処理装置によるプログラム実行時間を計測するタイマ手段を備え、前記タイマ手段の計測値が設定時間を越えた時、前記第2の記憶手段のプログラム実行を停止させ前記第1の記憶手段の制御プログラムのみによりエレベータの運行・管理を行うようにしたこ

とを特徴とするエレベータの制御装置。

3. 発明の詳細な説明

【産業上の利用分野】

この発明は、マイクロコンピュータによってエレベータを制御するエレベータの制御装置に関するものである。

【従来の技術】

近年、マイクロエレクトロニクスの発展により、LSI、VLSIが安価にしかも信頼性の高い素子として提供されるようになってきており、エレベータの制御装置にも幅広く利用されてきている。例えば、特開昭62-111880号公報には、エレベータ運行・管理用のプログラムを格納する記憶装置として、例えばE²PROM (Electrically Erasable and Programmable Read Only Memory:以下単にE²PROMという)を利用することが提示されている。

しかし、このE²PROMは、エレベータの制御プログラム及びエレベータの制御データを記憶することができるが、電荷の消去が電気的な方法

で行われる関係上、素子そのものの信頼性がE P R O M (Erasable Programmable Read Only Memory:以下単にE P R O Mという)と比較すると低く、そのために、E² P R O Mをエレベータの運行・管理プログラムの格納に全面的に採用されていないのが現状である。

第4図は、従来のエレベータ制御装置の基本構成を示すブロック図である。

図において、1はエレベータの制御装置を構成するマイクロコンピュータで、全体を制御し与えられた仕事を実行するC P U 2と、エレベータの運転・管理に必要な制御プログラム、及びエレベータとして固定的なデータ(例えば、エレベータの定格速度データ、残距離パターンデータ等)を格納するR O M 3と、エレベータが設置されているビルの固有的なデータ(例えば、階高測定値データ、ビルの停止数等)を格納するE² P R O M 4と、エレベータの制御プログラムをC P U 2で実行する上で必要なデータを一時的に記憶するR A M 5とで構成され、これらはバス6を介してC

きているので、E² P R O Mに工事毎のデータ程度を記憶させるだけでは、E² P R O Mの空きエリアが大きくなり不経済であった。

この発明は、上述のような問題点を解消するためになされたもので、E² P R O Mを制御プログラムの格納に利用できると共に、E² P R O Mを使用しても、安全で信頼性の高いエレベータの運行・管理を可能にしたエレベータの制御装置を得ることにある。

【課題を解決するための手段】

この発明に係るエレベータ制御装置は、いずれのエレベータにも適用できる標準的な運行・管理のための制御プログラム及び速度指令等のデータを格納する第1の記憶手段と、ビル固有のオプションプログラム及び故障診断プログラム等を格納し、中央処理装置からデータの書き込みが可能な第2の記憶手段と、第2の記憶手段のプログラム実行時間を計数し、その計数値が設定値を超えた時、第2の記憶手段のプログラム実行を停止させるタイマ手段とを備えてなるものである。

P U 2に接続されている。

【発明が解決しようとする課題】

従来のエレベータの制御装置では、E² P R O Mのデータが、例えばプログラム実行中に変化してしまう可能性があるという信頼性の観点から、プログラム空間には使用されず、主にデータ領域としてしか利用されていない。従って、ビルごとの固有的なデータ、例えば、顧客の要望に応じて朝の時間帯のみに優先的に1階と3～5階のみを運転させる等のデータもR O Mに格納しておかなければならず、このため、R O Mの内容は、ビルごと及び工事ごとに異なり、工場での製造・管理に手間がかかるという不具合がある。また、E² P R O Mにはデータしか格納せず、しかもR O Mには標準的なプログラムとビル固有のプログラムとを混在して格納しなければならないため、R O Mの容量を大きくしたり、R O Mの数が増加してしまい経済的でなかった。

また、最近のR O M、E² P R O Mには記憶容量の大きいものを安価に提供できるようになって

【作 用】

この発明においては、タイマ手段が第2の記憶手段のプログラム実行時間を監視しており、このプログラム実行時間がタイマ手段の設定時間を超えると、第2の記憶手段のプログラムの実行が停止され、第1の記憶手段の制御プログラムでエレベータの運行・管理を実行するようになる。

従って、第2記憶手段のプログラムの異常によってエレベータの運行・管理が不能になることがなく、安全で信頼性の高いエレベータ制御が可能になるほか、信頼性の低い第2の記憶手段(E² P R O M)へのプログラムの格納が可能になって、第2記憶手段を有効利用でき、かつ第1記憶手段の小容量化を可能にする。

【実施例】

以下、この発明の一実施例を第1図～第3図について説明する。

第1図は、この発明によるエレベータの制御装置の基本構成を示すブロック図、第2図は本実施例を適用したエレベータの概略構成図、第3図は

本実施例における動作説明のフローチャートである。

まず初めに、説明を明確にするために、この一実施例のエレベータの制御装置を設置したエレベータの概略構成を第2図を参照して説明する。

第2図において、7はシープで、電動機8により駆動されるようになっている。シープ7には、ロープ9が巻き掛けられ、ロープ9の一端にはかご10が連結され、他端には釣合おもり11が連結されている。電動機8には、その回転数に比例してパルス信号を発生するパルスジェネレータ12が直結されている。

13はパルスジェネレータ12から出力されるパルス信号を計数する計数回路で、この計数回路13の計数値13aはエレベータ制御装置14に演算周期毎に取り込まれるようになっている。

15は三相交流電源で、この三相交流電源15には、電動機8が電力変換器16及びコンタクタ17を介して接続されている。

前記エレベータ制御装置14は、乗場呼び又は

かご呼びを入力してかご10の運行・管理を行うもので、その内部で発生した基準速度指令と計数値との偏差に基づいてトルク指令14aを電力変換器16へ出力すると共に、エレベータの起動/停止時には、コンタクタ17に対しON/OFF指令14bを出力するようになっている。

前記電力変換器16は、サイリスタまたはトランジスタ（何れも図示せず）等によって構成され、トルク指令14bに基づいて三相交流電源15の電力を調整して電動機8のトルクと回転数を制御するものである。

第1図において、エレベータ制御装置14は、マイクロコンピュータから成り、全体を制御し与えられた仕事を実行する中央処理装置（以下CPUと略する）131と、乗場呼び、かご呼びに応じて走行・停止させるのに必要ないずれのエレベータにも適用できる標準的な運行・管理のための制御プログラム及び基準速度指令などの固定的なデータを格納するROM132と、ビル固有のオブションプログラム及び階高測定値データ、ビル

停止数等のデータを格納するE²PROM133と、制御プログラムをCPU131で実行する上で必要なデータを一時的にセーブするRAM134と、計数回路13からの計数値13aをCPU131に取り込むための入力装置135と、CPU131での演算処理により得られるトルク指令14a及びコンタクタON/OFF指令を出力するための出力装置136と、E²PROM133で実行されるプログラムの演算時間を計数し、その計数値が設定時間を超えるとCPU131に割り込み信号137aを出力すると共に、出力装置136に対しリセット指令137b出力する計数タイマ136と、エレベータの制御プログラムを一定の時間周期（例えば10msec）で演算させるための割り込みをCPU131にかける割り込みタイマ138とから構成され、これらはバス139を介してCPU131に接続されている。

次に上述のように構成されたエレベータの制御装置の動作を第3図を参照しながら説明する。

制御装置13に電源が投入されると、プログラ

ムがスタートし（ステップS1）次のステップS2に移る。ステップS2では、E²PROM20に異常があるか否かを診断処理し、異常がないときフラグERを「0」にセットする。このフラグERはRAM134に記憶される。そして、次のステップS3に移り、エレベータの運行・管理を司る制御プログラムを実行するために必要な初期設定を行う。ステップS4では、エレベータの運行・管理を制御する上で必要な標準的の最小限の制御プログラムPRG1が実行される。即ち、制御プログラムPRG1には、基準速度指令と電動機8の回転数とから電力変換器16へのフィードバック制御量であるトルク指令を演算するプログラム、乗場又はかごの呼びに応じて、エレベータを走行・停止させるための演算や、走行・停止に応じてコンタクタ17をON/OFF制御するためのコンタクタ指令を演算するプログラム及びエレベータの機器の保護やかご9の乗客の安全性を確保するために必要な安全プログラムなどが含まれる。

次のステップS5では、フラグERが「0」であるかを判断して、フラグERが「0」である場合には、ステップS6に移り、計数タイマ137のカウンタをスタートさせ、次のステップS7において、E²PROM133に格納されたビル固有のプログラムPRG2を実行する。そして、E²PROM133に格納されたプログラムPRG2の実行から終わると、ステップS8に移り、計数タイマ137のカウンタをストップさせる。ステップS9では、E²PROM133のプログラムによる演算時間が設定値（例えば正常時の実行時間が4 msecであれば5 msecに設定されている）内であるかを判断する。ここで、E²PROM133の演算時間が設定値内である場合は、ステップS4に戻り、ステップS4～S8の動作を繰り返す。また、ステップS9で、E²PROM20の演算時間が設定値以上と判断した場合は、ステップS10に進み、フラグERを「1」にセットして、E²PROM133が異常であることをRAM134に記憶する。そして、次のステッ

的な制御プログラム及び速度指令データを格納したROM132の内容に基づいてエレベータを運行・管理するようにしたので、従来のようにE²PROM133のプログラムが異常になることによってエレベータの運行・管理が不能になったり、暴走したりすると云う問題がなくなり、安全で信頼性の高い運行・管理が可能になると共に、E²PROMをビル固有のオプションプログラム等の格納に利用でき、しかもROM132にはエレベータの運行・管理に必要な標準的な制御プログラム等を格納するようにしているため、ROM132の容量を小さくでき、かつE²PROMを有効に利用できる。

なお、上述した実施例では、ビル固有のオプションプログラムを格納するメモリにE²PROMを使用した場合について説明したが、これに代えて、例えばRAMと電池、または、RAMとコンデンサとの組合せによって構成されたCPUからの書き込みが可能なメモリであっても良い。

また、E²PROM内には、エレベータの通常

プログラムにおいて、計数タイマ137がCPU131に割り込み信号137aを出力し、これによりE²PROM133をCPU131から電氣的に切離してE²PROM133のプログラムが実行されないようにすると共に、出力装置136にリセット信号137bを出力することにより、出力装置136からのコンタクト指令ON17←0にセットし、かつ電力変換器16へのトルク指令TRQ←0にセットする。これによりエレベータを急停止させる。以後は、ステップS3に戻り、ROM132の制御プログラムのみによって、エレベータを運行・管理する。即ち、ビル毎の運行・管理制御が不能になるが、ROM132の制御プログラムによる必要最小限の一般的なサービスが可能になる。

従って、上述したような本実施例にあっては、E²PROM133の制御プログラムに異常が生じた時は、これをCPU131から電氣的に切離してE²PROMのプログラムが実行されないようにし、いずれのエレベータにも適用できる標準

の機能に關与しない故障診断プログラム等を記憶格納してもよい。

【発明の効果】

以上のように、この発明によれば、いずれのエレベータにも適用できる標準的な運行・管理のための制御プログラム及び速度指令データ等をROM等の第1の記憶手段に格納し、そしてビル固有のオプションプログラム及び故障診断プログラム等のようにエレベータ標準的な運行・管理に必要なでないデータをE²PROM等の第2の記憶手段に格納しておき、第2の記憶手段のプログラム実行時間を計数タイマで監視し、そのプログラム実行時間が設定時間を超えた時、第2の記憶手段のプログラム実行を停止して第1の記憶手段のプログラムでエレベータを運行・管理するようにしたので、E²PROMからなる第2の記憶手段の信頼性が低くとも、安全で信頼性の高いエレベータの運行・管理が可能になると共にE²PROMを空エリアを生じさせることなく有効に利用でき、ROMから構成される第1の記憶手段の小容量化

及び低コスト化ができるという効果がある。

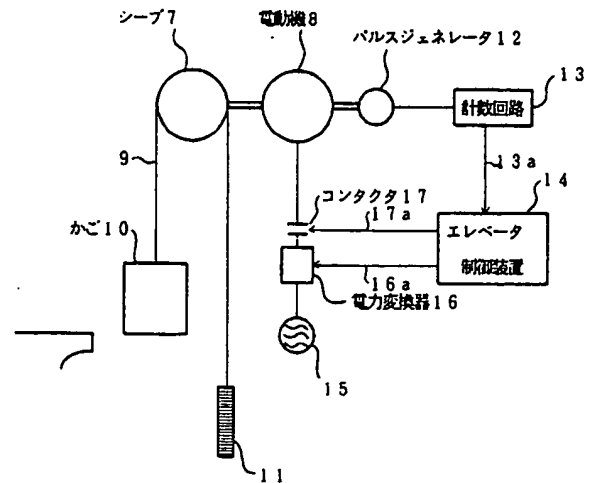
4. 図面の簡単な説明

第1図はこの発明によるエレベータ制御装置の一実施例を示す基本構成ブロック図、第2図はこの発明によるエレベータ制御装置を適用したエレベータの概略構成図、第3図は本実施例におけるエレベータ制御装置の動作説明用のフローチャート、第4図は従来のエレベータの制御装置の基本構成を示すブロック図である。

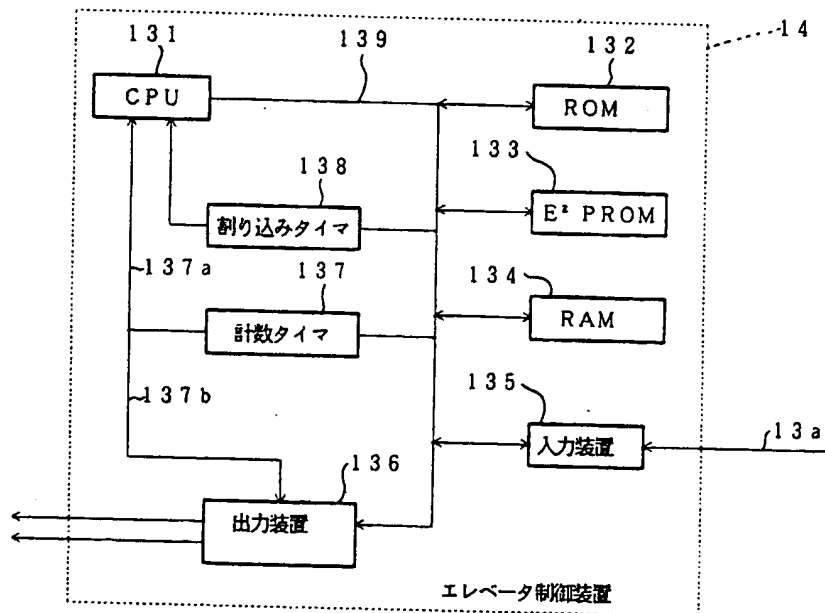
7 …シーブ、8 …電動機、10 …かご、11 …
釣合おもり、12 …パルスジェネレータ、13 …
計数回路、14 …エレベータ制御装置、16 …電
力変換器、17 …コンタクタ、131 …CPU、
132 …ROM (第1の記憶手段)、133 …E²
PROM (第2の記憶手段)、134 …RAM、1
35 …入力装置、136 …出力装置、137 …計
数タイマ、138 …割り込みタイマ手段。

なお、図中同一符号は同一又は相当部分を示す。

第2図

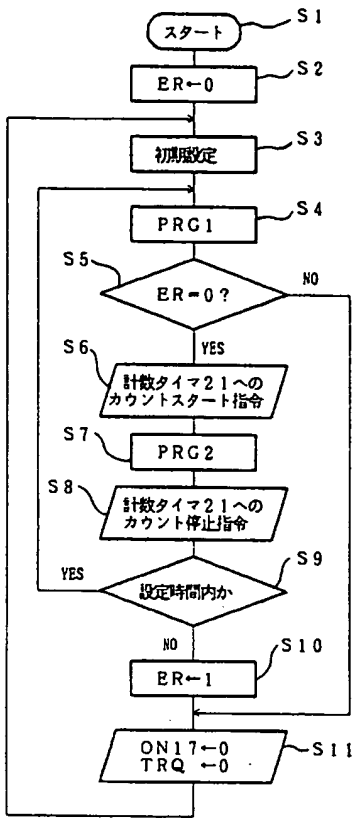


第 1 図



代理人 大 岩 增 雄

第3図



第4図

